

Docket No. 8733.454.00

#4  
LTD80N  
11-04-01

Jc821 U.S. PTO  
09/893566  
06/29/01

## IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: **Joon-ha PARK et al.**

GAU: Unknown

SERIAL NO: **To be Assigned**

EXAMINER: Unknown

FILED: **June 29, 2001**

FOR: **Driving Method for a Liquid Crystal Display Device and Driving Circuit Thereof**

### REQUEST FOR PRIORITY

COMMISSIONER FOR PATENTS  
WASHINGTON, D.C. 20231

SIR:

- Full benefit of the filing date of U.S. Application Serial Number [], filed [], is claimed pursuant to the provisions of 35 U.S.C. §120.
- Full benefit of the filing date of U.S. Provisional Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
KOREA	2000-54676	September 18, 2000

Certified copies of the corresponding Convention Application(s)

- are submitted herewith
- will be submitted prior to payment of the Final Fee
- were filed in prior application Serial No. 08/832,980 filed April 4, 1997.
- were submitted to the International Bureau in PCT Application Number . Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
- (B) Application Serial No.(s)
  - are submitted herewith
  - will be submitted prior to payment of the Final Fee

Respectfully Submitted,

LONG ALDRIDGE & NORMAN LLP

  
Song K. Jung  
Registration No. 35,210

Date: June 29, 2001

Sixth Floor, Suite 600  
701 Pennsylvania Avenue, N.W.  
Washington, D.C. 20004  
Tel. (202) 624-1200  
Fax. (202) 624-1298  
80105.1

대한민국특허청  
KOREAN INTELLECTUAL  
PROPERTY OFFICE

JC821 U.S. PRO  
09/893566  
06/29/01

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원번호 : 특허출원 2000년 제 54676 호  
Application Number

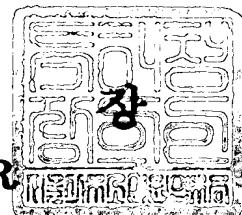
출원년월일 : 2000년 09월 18일  
Date of Application

출원인 : 엘지.필립스 엘시디 주식회사  
Applicant(s)

2001 년 06 월 11 일

특허청

COMMISSIONER



【서류명】	특허출원서		
【권리구분】	특허		
【수신처】	특허청장		
【제출일자】	2000.09.18		
【발명의 명칭】	액정 표시 장치		
【발명의 영문명칭】	liquid crystal display		
【출원인】			
【명칭】	엘지 .필립스 엘시디(주)		
【출원인코드】	1-1998-101865-5		
【대리인】			
【성명】	정원기		
【대리인코드】	9-1998-000534-2		
【포괄위임등록번호】	1999-001832-7		
【발명자】			
【성명의 국문표기】	박준하		
【성명의 영문표기】	PARK, JOON-HA		
【주민등록번호】	680902-1690818		
【우편번호】	705-022		
【주소】	대구광역시 남구 봉덕2동 532-13		
【국적】	KR		
【발명자】			
【성명의 국문표기】	김민화		
【성명의 영문표기】	KIM, MIN-HWA		
【주민등록번호】	740726-2767826		
【우편번호】	711-860		
【주소】	대구광역시 달성군 가창면 삼산리 792		
【국적】	KR		
【심사청구】	청구		
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사 를 청구합니다. 대리인 정원기 (인)		
【수수료】			
【기본출원료】	17	면	29,000 원
【가산출원료】	0	면	0 원

【우선권주장료】	0	건	0	원
【심사청구료】	6	횡	301,000	원
【합계】			330,000	원
【첨부서류】	1. 요약서·명세서(도면)_1통			

### 【요약서】

#### 【요약】

전단 게이트 방식의 액정 표시 장치에서는 첫 라인의 스토리지 캐패시터를 형성하기 위해 첫번째 게이트 배선에 선행하는 더미 배선을 포함하는데, 더미 배선의 신호가 게이트 배선의 신호와 다르기 때문에 스토리지 캐패시터의 충전 특성이 다르게 된다. 이에 따라, 첫 라인 밝음 현상과 같은 불량이 발생한다.

본 발명에 따른 전단 게이트 방식 액정 표시 장치의 구동 방법에서는 게이트 배선에 선행하는 더미 배선에 게이트 배선에 인가되는 신호와 같은 파형의 신호를 인가함으로써 모든 스토리지 캐패시터의 충전 특성을 동일하게 한다. 따라서, 첫 라인 밝음 현상을 방지할 수 있다.

#### 【대표도】

도 4

#### 【색인어】

스토리지 캐패시터, 전단 게이트 방식

**【명세서】****【발명의 명칭】**

액정 표시 장치{liquid crystal display}

**【도면의 간단한 설명】**

도 1은 독립 스토리지 캐패시터 방식의 액정 표시 장치에 대한 회로를 도시한 도면.

도 2는 전단 게이트 방식의 액정 표시 장치에 대한 회로를 도시한 도면.

도 3은 전단 게이트 방식의 액정 표시 장치에서 게이트 배선에 인가되는 신호를 도시한 도면.

도 4는 본 발명에 따른 전단 게이트 방식 액정 표시 장치의 등가회로 및 게이트 배선 신호를 도시한 도면.

도 5는 본 발명의 제1 실시예에 따른 더미 신호 및 게이트 배선 신호를 도시한 도면.

도 6은 본 발명의 제2 실시예에 따른 더미 신호 발생 회로를 도시한 도면.

도 7은 도 6의 더미 신호 발생 회로에 의해 형성된 신호를 도시한 도면.

<도면의 주요 부분에 대한 부호의 설명>

111 : 게이트 배선

112 : 데이터 배선

113 : 박막 트랜지스터

114 : 액정 캐패시터

115 : 스토리지 캐페시터

116 : 더미 배선

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<12> 본 발명은 액정 표시 장치에 관한 것으로서, 더욱 상세하게는 전단 게이트 방식의 액정 표시 장치의 구동 방법에 관한 것이다.

<13> 최근 정보화 사회로 시대가 급발전함에 따라 박형화, 경량화, 저 소비전력화 등의 우수한 특성을 가지는 평판 표시장치(flat panel display)의 필요성이 대두되었는데, 그 중 액정 표시 장치(liquid crystal display)가 활발하게 개발되고 있다.

<14> 일반적으로 액정 표시 장치는 전계 생성 전극이 각각 형성되어 있는 두 기판을 두 전극이 형성되어 있는 면이 마주 대하여 배치하고 두 기판 사이에 액정 물질을 주입한 다음, 두 전극에 전압을 인가하여 생성되는 전기장에 의해 액정 분자를 움직임으로써 빛의 투과율에 따라 화상을 표현하는 장치이다.

<15> 액정 분자를 구동하는 방법에는 신호선(data line)과 주사선(gate line)에 걸린 전압의 차이를 이용하는 수동 행렬(passive matrix) 구동법과 트랜지스터와 같은 스위칭 소자를 이용하는 능동 행렬(active matrix) 구동법 등이 있다.

<16> 이중에서, 능동 행렬 액정 표시 장치가 해상도 및 동영상 구현 능력이 우수하여 가장 주목받고 있다.

<17> 일반적으로 액정 표시 장치의 하부 기판은 화소 전극 및 화소 전극에 신호를 인가

하는 박막 트랜지스터를 포함하고, 상부 기판은 공통 전극을 포함한다.

<18> 하부 기판의 화소 전극은 상부 기판의 공통 전극과 함께 액정 캐패시터를 이루는데, 액정 캐패시터에 인가된 전압은 다음 신호가 들어올 때까지 유지되지 못하고 누설되어 사라진다. 따라서, 인가된 전압을 유지하기 위해 스토리지 캐패시터를 액정 캐패시터에 연결해야 한다. 스토리지 캐패시터는 앞서 설명한 것과 같은 신호 유지 이외에도 계조 표시의 안정, 플리커 감소 및 잔상효과 감소 등의 장점을 가진다.

<19> 이러한 스토리지 캐패시터는 두 가지 방법으로 형성할 수 있는데, 스토리지 캐패시터용 전극을 별도로 형성하여 공통 전극과 연결하여 사용하는 방식과,  $n-1$ 번째 게이트 배선의 일부를  $n$ 번째 화소의 스토리지 캐패시터의 전극으로 사용하는 방식이 있다. 전자를 스토리지 온 커먼(storage on common) 방식 또는 독립 스토리지 캐패시터 방식이라고, 후자를 스토리지 온 게이트(storage on gate) 또는 전단 게이트(previous gate) 방식이라 한다.

<20> 이와 같은 두 가지 스토리지 캐패시터 구조를 가지는 액정 표시 장치에 대한 등가 회로를 도 1 및 도 2에 도시하였다. 도 1은 독립 스토리지 캐패시터 방식에 대한 회로도이고, 도 2는 전단 게이트 방식에 대한 회로도이다.

<21> 도 1에 도시한 바와 같이 독립 스토리지 캐패시터 방식에서는 다수의 게이트 배선 (11) 및 데이터 배선(12)이 직교하고 있으며, 화소 영역에는 박막 트랜지스터(13)와 액정 캐패시터( $C_{LC}$ :14), 그리고 액정 캐패시터(14)와 병렬로 연결되어 있는 스토리지 캐패시터( $C_{st}$ :15)가 위치한다.

<22> 이러한 독립 스토리지 캐패시터 방식의 액정 표시 장치는 게이트 배선(11)의 신호

지연 시간이 짧다는 장점이 있다.

<23> 한편, 도 2에 도시한 바와 같이, 전단 게이트 방식에 따른 액정 표시 장치에서는 다수의 게이트 배선(21)과 데이터 배선(22)이 직교하고 있으며, 게이트 배선(21)과 데이터 배선(22)에 의해 정의되는 화소 영역에는 스위칭 소자인 박막 트랜지스터(23) 및 박막 트랜지스터(23)와 연결되어 있는 액정 캐패시터(24)가 위치한다. 액정 캐패시터(24)와 전단 게이트 배선(21) 즉, 신호를 인가받는 게이트 배선에 선행하는 게이트 배선 사이에는 스토리지 캐패시터(25)가 위치한다.

<24> 전단 게이트 방식을 가지는 액정 표시 장치는 게이트 배선(21)을 스토리지 캐패시터의 전극으로 이용하므로 개구율의 감소 정도가 작고, 게이트 배선(21)과 데이터 배선(22)의 교차점이 적기 때문에 수율이 높은 장점이 있다.

<25> 그런데, 이와 같은 전단 게이트 캐패시터 방식을 가지는 액정 표시 장치에서는 스토리지 캐패시터 전극을 게이트 배선(21)으로 사용하기 때문에, 첫번째 액정 캐패시터(24)와 연결되어 있는 스토리지 캐패시터(25)를 이루기 위해서는 첫번째 게이트 배선 위에 별도의 배선(26)을 하나 더 설계해야 한다.

<26> 이러한 전단 게이트 방식의 액정 표시 장치에서 게이트 배선(21)에 인가되는 신호는 도 3에 도시한 바와 같이 펄스(pulse)형의 전압으로 모든 게이트 배선(21)에 순차적으로 인가된다.

<27> 게이트 배선(21)의 신호가 최고인(high) 구간에서는 박막 트랜지스터(23)가 온(on)이 되고, 낮은(low) 구간에서는 박막 트랜지스터(23)가 오프(off)됨으로써, 마지막 라인 까지 주사하게 된다. 이때, 최고 구간은 양(+)의 전압이 인가되고, 낮은 구간은 음(-)의

전압이 인가된다.

<28> 이와 같이 게이트 신호는 시간적인 관점에서 볼 때 한 프레임(frame)에 하나의 펄스만 존재하고 어느 신호와도 동시에 존재하지 않는 것이 일반적이다. 따라서, 특정 시간에는 항상 하나의 배선만 선택되는데, 선택되는 시간은 화면의 수평 라인에 해당하는 시간 즉, 1H(horizontal line period) 동안이다.

<29> 그런데, 앞서 언급한 바와 같이 전단 게이트 방식의 액정 표시 장치에서는 첫번째 게이트 배선(21) 위에 더미 배선(26)이 더 형성되어야 한다.

<30> 여기서, 첫번째 게이트 배선(21)에 신호가 인가되어 더미 배선(26)과 연결된 스토리지 캐패시터(25)가 충전되기 위해서는 더미 배선(26)에도 신호가 인가되어야 한다. 이 때, 게이트 배선(21)에 인가되는 신호는 대부분의 시간동안 음의 전압이고, 양의 전압이 되는 시간은 매우 짧으므로 더미 배선(26)에는 음의 전압의 신호를 인가한다.

<31> 그러나 이러한 경우, 비록 짧은 동안이지만 게이트 배선(21)에는 펄스형의 신호가 인가되어 전압이 음에서 양으로, 변하기 때문에 더미 배선(26)에 연결된 스토리지 캐패시터(25)는 다른 스토리지 캐패시터(25)와 다른 충전 특성을 가지게 된다. 이로 인해, 이 부분에 위치하는 액정 문자의 움직임도 다르게 되어 다른 부분보다 밝은 현상이 나타난다.

#### 【발명이 이루고자 하는 기술적 과제】

<32> 본 발명의 목적은 전단 게이트 방식의 액정 표시 장치에서 모든 스토리지 캐패시터의 충전 특성을 동일하게 함으로써, 첫 라인의 밝음 현상을 방지하기 위한 방법을 제공

하는 것이다.

### 【발명의 구성 및 작용】

<33> 본 발명의 목적을 달성하기 위한 본 발명에 따른 액정 표시 장치의 구동 방법에서 는 직교하는 다수의 게이트 배선 및 데이터 배선과, 상기 게이트 배선에 선행하는 더미 배선과, 상기 게이트 배선 및 데이터 배선과 연결된 스위칭 소자인 박막 트랜지스터와, 상기 박막 트랜지스터로부터 신호를 인가받는 액정 캐패시터 및 상기 액정 캐패시터와 연결되어 있는 스토리지 캐패시터를 포함하는 전단 게이트 방식의 액정 표시 장치에 있어서, 더미 배선에 인가되는 신호는 게이트 배선에 인가되는 신호와 같은 파형을 가진다.

<34> 본 발명에 따른 액정 표시 장치의 구동 회로에서는 직교하는 다수의 게이트 배선 및 데이터 배선과, 상기 게이트 배선에 선행하는 더미 배선과, 상기 게이트 배선 및 데이터 배선과 연결된 스위칭 소자인 박막 트랜지스터와, 상기 박막 트랜지스터로부터 신호를 인가받는 액정 캐패시터 및 상기 액정 캐패시터와 연결되어 있는 스토리지 캐패시터를 포함하는 전단 게이트 방식의 액정 표시 장치에 있어서, 상기 게이트 배선에 인가되는 신호를 발생시키는 게이트 드라이버 회로와, 상기 데이터 배선에 인가되는 신호를 발생시키는 데이터 드라이버 회로와, 상기 게이트 배선에 인가되는 신호와 같은 파형을 가지며 상기 더미 배선에 인가되는 신호를 발생시키는 더미 신호 발생 회로를 포함한다.

<35> 이와 같이 본 발명에서는 전단 게이트 방식의 액정 표시 장치에서 첫번째 게이트 배선에 선행하는 더미 배선에 게이트 신호와 같은 신호를 인가함으로써 모든 스토리지

캐패시터의 충전 특성을 동일하게 할 수 있다. 따라서, 첫 라인 밝음 현상을 방지할 수 있다.

<36> 그러면, 첨부한 도면을 참조하여 본 발명의 실시예에 따른 액정 표시 장치용 어레이 기판의 구동 방법에 대하여 상세히 설명한다.

<37> 도 4는 본 발명에 따른 전단 게이트 방식 액정 표시 장치의 등가회로 및 게이트 배선 신호를 도시한 것이다.

<38> 도 4에 도시한 바와 같이 본 발명에 따른 전단 게이트 방식의 액정 표시 장치에서는 다수의 게이트 배선(111)과 데이터 배선(112)이 직교하고 있고, 게이트 배선(111)과 데이터 배선(112)이 직교하는 부분에는 스위칭 소자인 박막 트랜지스터(113)가 위치하며, 액정 캐패시터(114)가 박막 트랜지스터(113)와 연결되어 있다. 액정 캐패시터(114)와 전단 게이트 배선(111) 사이에는 스토리지 캐패시터(115)가 위치한다. 여기서, 첫번째 라인의 액정 캐패시터(114)와 연결된 스토리지 캐패시터(115)를 형성하기 위해 첫번째 게이트 배선(111) 위에는 더미 배선(116)이 존재한다.

<39> 이러한 액정 표시 장치에서 게이트 배선(111)에 인가되는 신호는 펄스 형태의 신호로, 각 게이트 배선(111)에서 신호의 최고 구간은 1H이고, n번째 배선과 n+1번째 배선에서 최고 신호가 발생되는 시점의 차이 또한 1H가 된다.

<40> 여기서, 더미 배선(116)에 인가되는 신호도 게이트 신호와 마찬가지로 펄스형의 신호인데, 다른 스토리지 캐패시터와 같은 특성을 가지도록 신호의 최고 구간은 게이트 신호의 경우와 같은 1H인 것이 바람직하며, 첫번째 게이트 배선(111)의 최고 신호 발생 시점을 t=0라고 할 경우 더미 배선에서 최고 신호가 발생되는 시점은 t=0보다 1H 앞서는

것이 바람직하다.

<41> 따라서, 전단 게이트 방식 액정 표시 장치에서 모든 스토리지 캐패시터(115)의 충전 특성을 동일하게 함으로써, 첫 라인 밝음 현성에 따른 불량을 방지할 수 있다.

<42> 이와 같이, 더미 배선(116)에 펠스형의 신호를 인가하기 위한 방법은 여러 가지가 있는데, 별도의 콘트롤러를 이용하여 신호를 생성시키는 방법이나, 마지막 게이트 배선에 신호를 인가하기 위한 게이트 드라이브 IC(integrated circuit)에서 출력을 궤환시키는 방법이 있다. 여기서, 후자의 방법은 도 5에 도시한 바와 같이 더미 배선(116)과 첫 번째 게이트 배선(111) 사이의 최고 구간 발생 시점이 1H보다 크게 된다.

<43> 이하, 도 6 및 도 7을 참조하여 별도의 콘트롤러를 이용한 신호 생성 방법의 일례에 대하여 설명한다.

<44> 도 6은 본 발명에 따른 더미 신호 발생회로를 도시한 것이고, 도 7은 도 6에 따른 신호 파형을 도시한 것이다.

<45> 도 6에 도시한 바와 같이 본 발명의 실시예에 따른 더미 신호 발생회로는 두 개의 플립플롭(121, 122)과 하나의 레벨 시프터(level shifter:131)를 포함한다.

<46> 이러한 더미 신호 발생회로에서는 수직 동기(vertical synchronize) 신호와 유효데이터(date enable : DE) 신호를 이용하여 두 개의 플립플롭(121, 122)으로 게이트 신호와 같은 파형을 가지며, 최고 구간 발생 시점이 첫번째 게이트 신호의 최고 구간 발생 시점보다 1H 앞서는 A 신호를 만들 수 있다.

<47> 도 7에서 GSP(gate start pulse)란 첫번째 게이트 신호를 도시한 것으로 A 신호와 GSP 신호는 1H 만큼 차이가 나는 것을 알 수 있다.

<48> 제2 플립플롭(122)의 클락(clock)에 입력된 DE 신호는 제2 플립플롭(122)의  $\overline{Q}$ 로 출력되어 제1 플립플롭(121)의 클리어(CLR)에 입력되고, 이는 제1 플립플롭(121)의 입력 단자 D에 입력된 양의 전압을 가지는 로직 하이(logic high) 신호 및 클락에 입력된 수직 동기 신호와 함께 제1 플립플롭으로 입력된 후, 제2 플립플롭을 거쳐 A 신호로 출력된다. 이어, A 신호는 레벨 시프터(131)를 통과하면서 게이트 신호와 유사한 레벨을 가지게 된다.

### 【발명의 효과】

<49> 본 발명에 따른 액정 표시 장치의 신호 인가 방법에서는 다음과 같은 효과가 있다.

<50> 전단 게이트 방식의 액정 표시 장치에서 첫번째 게이트 배선에 선행하는 더미 배선에 게이트 신호와 같은 신호를 인가함으로써 모든 스토리지 캐패시터의 충전 특성을 동일하게 할 수 있다. 이에 따라 첫번째 라인 밝음 현상으로 인한 불량을 방지할 수 있다.

<51> 또한, 본 발명에서는 두 개의 플립플롭과 하나의 레벨 시프터를 이용하여 게이트 신호와 같은 신호를 생성시킬 수 있다.

**【특허청구범위】****【청구항 1】**

직교하는 다수의 게이트 배선 및 데이터 배선과, 상기 게이트 배선에 선행하는 더미 배선과, 상기 게이트 배선 및 데이터 배선과 연결된 스위칭 소자인 박막 트랜지스터 와, 상기 박막 트랜지스터로부터 신호를 인가받는 액정 캐패시터 및 상기 액정 캐패시터 와 연결되어 있는 스토리지 캐패시터를 포함하는 전단 게이트 방식의 액정 표시 장치에 있어서;

상기 더미 배선에 인가되는 신호는 상기 게이트 배선에 인가되는 신호와 같은 파형을 가지는 액정 표시 장치의 구동 방법.

**【청구항 2】**

청구항 1에 있어서,

상기 더미 배선에 인가되는 신호의 최고 구간은 1H인 액정 표시 장치의 구동 방법.

**【청구항 3】**

청구항 2에 있어서,

상기 더미 배선에 인가되는 신호에서 최고 구간 발생 시점은 상기 게이트 배선의 첫번째 신호의 최고 구간 발생 시점보다 1H 선행하는 액정 표시 장치의 구동 방법.

**【청구항 4】**

직교하는 다수의 게이트 배선 및 데이터 배선과, 상기 게이트 배선에 선행하는 더

미 배선과, 상기 게이트 배선 및 데이터 배선과 연결된 스위칭 소자인 박막 트랜지스터와, 상기 박막 트랜지스터로부터 신호를 인가받는 액정 캐패시터 및 상기 액정 캐패시터와 연결되어 있는 스토리지 캐패시터를 포함하는 전단 게이트 방식의 액정 표시 장치에 있어서,

상기 게이트 배선에 인가되는 신호를 발생시키는 게이트 드라이버 회로와, 상기 데이터 배선에 인가되는 신호를 발생시키는 데이터 드라이버 회로와, 상기 게이트 배선에 인가되는 신호와 같은 파형을 가지며 상기 더미 배선에 인가되는 신호를 발생시키는 더미 신호 발생 회로를 포함하는 액정 표시 장치의 구동 회로.

### 【청구항 5】

청구항 4에 있어서, 상기 더미 신호 발생 회로는 두 개의 플립플롭과 하나의 레벨 시프터로 이루어진 액정 표시 장치의 구동 회로.

### 【청구항 6】

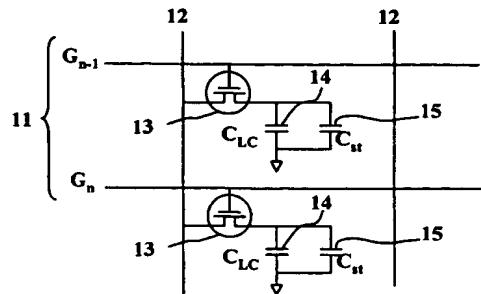
청구항 5에 있어서, 상기 더미 신호 발생 회로는 수직 동기 신호와 유효 데이터 신호를 입력 신호로 하는 액정 표시 장치의 구동 회로.

1020000054676

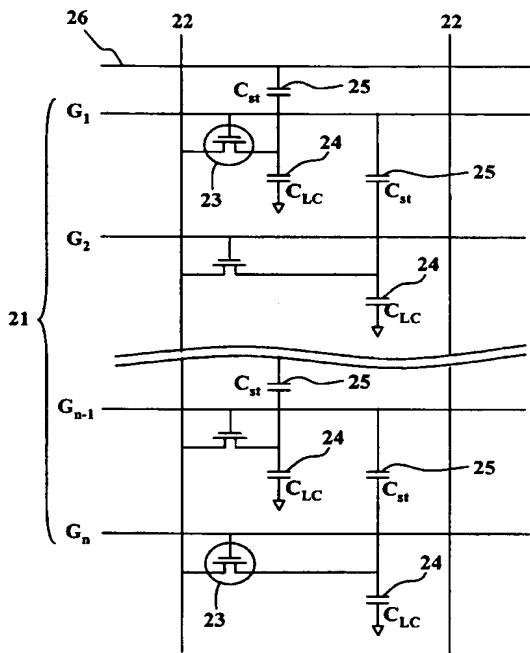
2001/6/1

## 【도면】

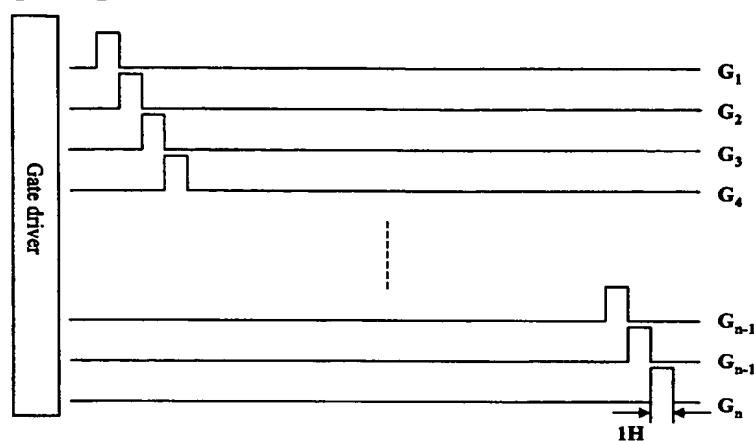
【도 1】



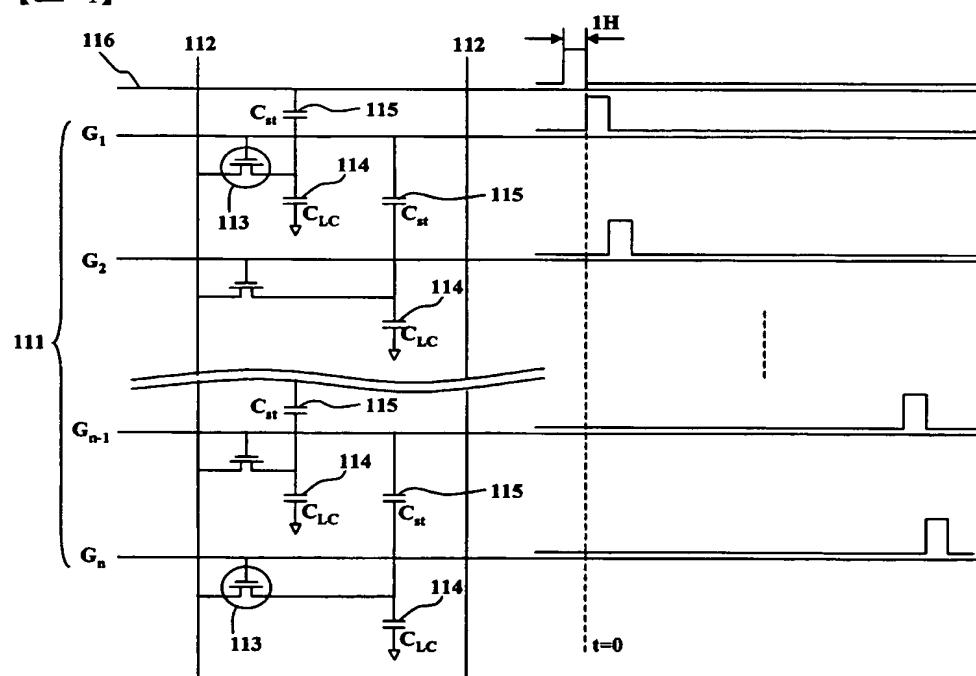
【도 2】



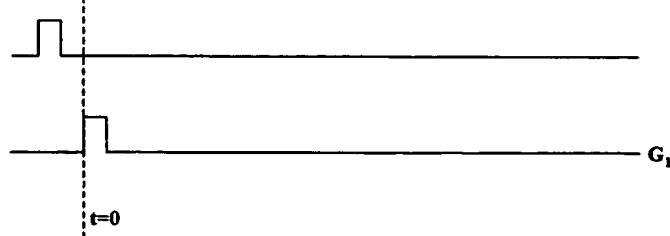
【도 3】



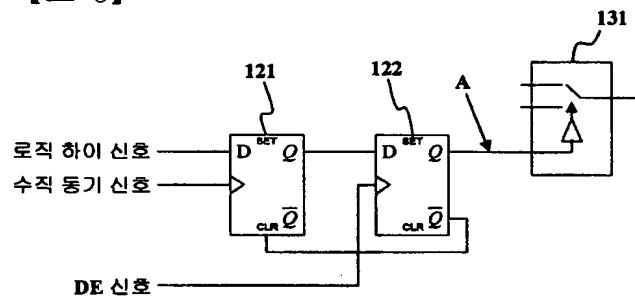
【도 4】



【도 5】



【도 6】



【도 7】

